

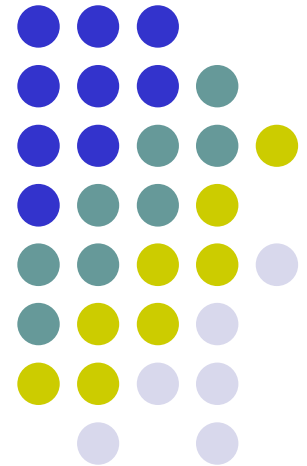
Laboratorio di Informatica

Corso di Laurea in Matematica

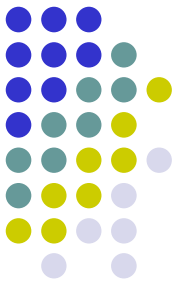
A.A. 2007/2008

Dott. Davide Di Ruscio

Dipartimento di Informatica
Università degli Studi di L'Aquila

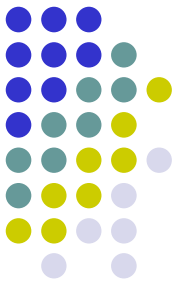


Nota



Questi lucidi sono tratti dal materiale distribuito dalla McGraw-Hill e basati su del materiale fornito dal Prof. Flammini Michele

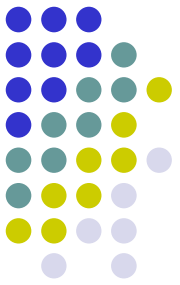
Avvisi



- **Recupero lezioni**
 - Mercoledì 16 e Giovedì 17 Gennaio 2008
ore 15:00-17:00

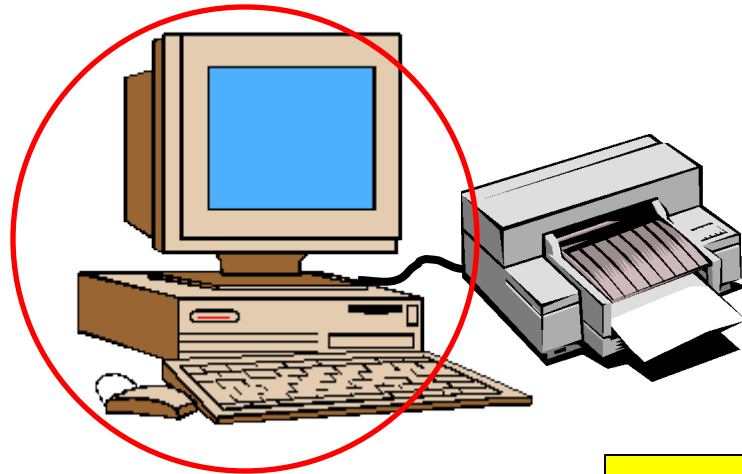
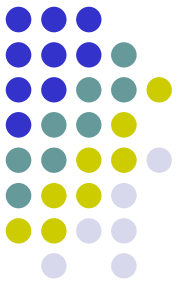
- **Prova d'esame**
 - Giovedì 24 Gennaio 2008
ore 11:00

Sommario



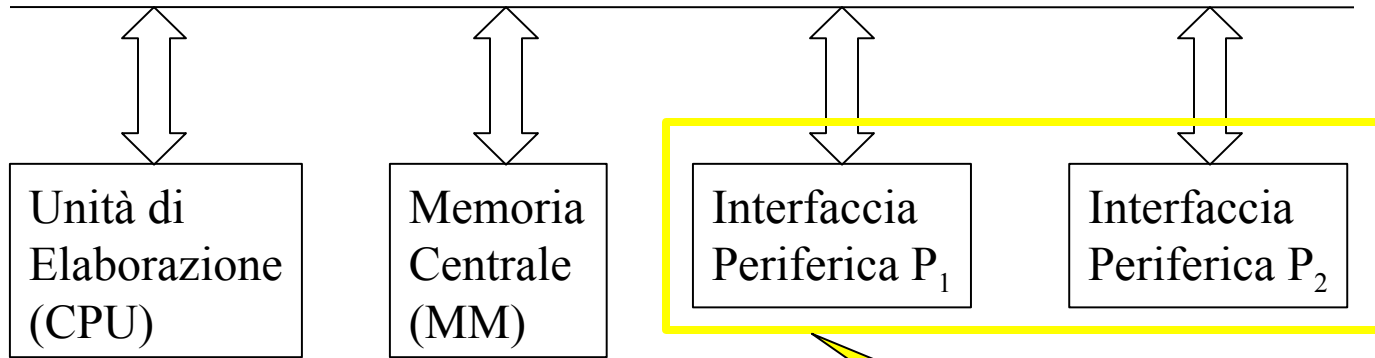
- Concetti fondamentali
- Aspetti architeturali di un sistema di calcolo
 - hardware
 - software
 - software di base
 - software applicativo
- Codifica dell'informazione
 - numeri naturali, interi, reali
 - caratteri
 - immagini
- Macchina di Von Neumann
 - CPU (UC, ALU, registri, clock)
 - memoria centrale
 - bus di sistema
 - periferiche
- Linguaggio macchina
- Linguaggio assembler
- Sistema operativo
- Ambiente di programmazione

Architettura hardware semplificata



Collegamento

Bus di sistema



Unità di
Elaborazione
(CPU)

Esecuzione istruzioni

Memoria
Centrale
(MM)

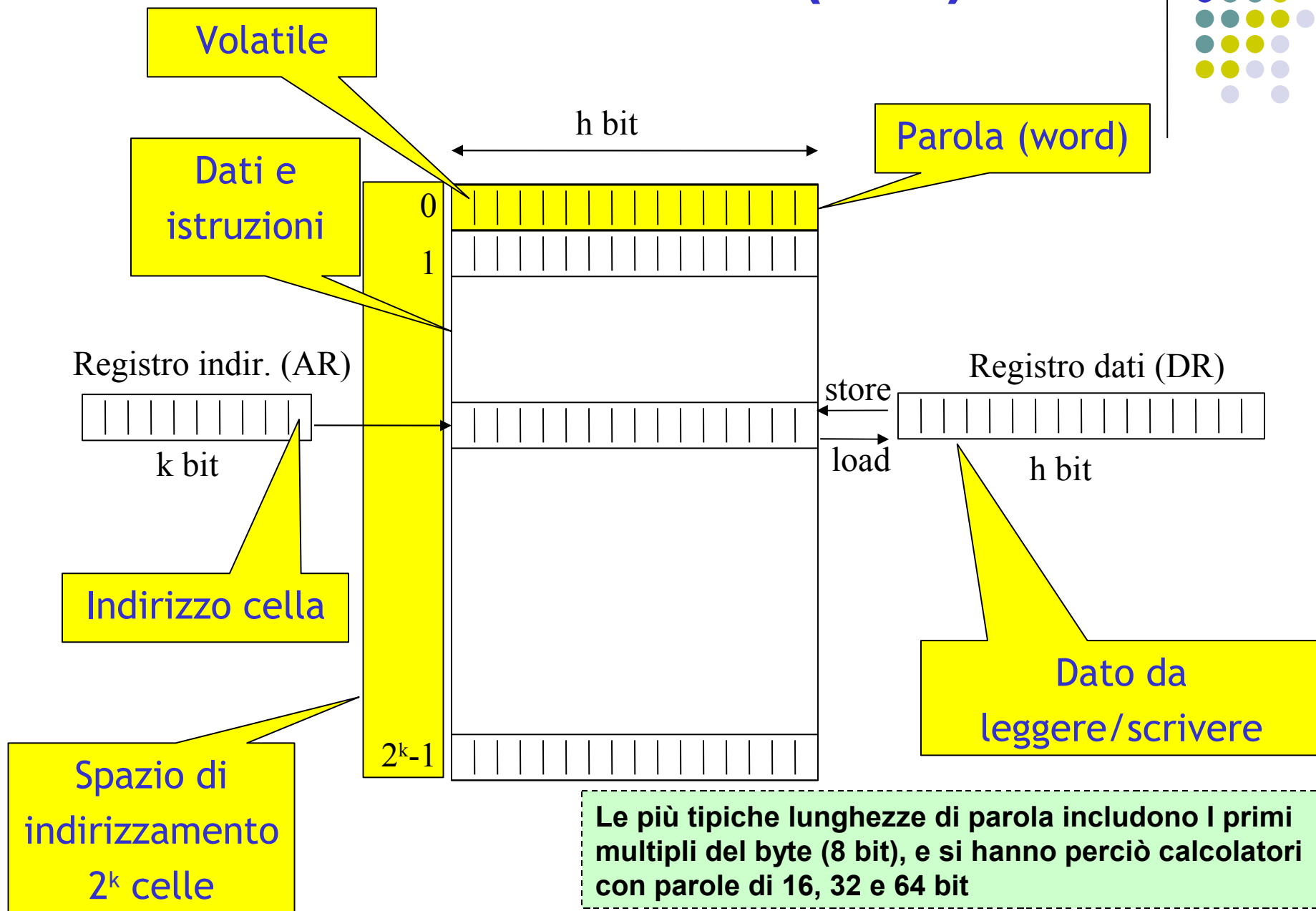
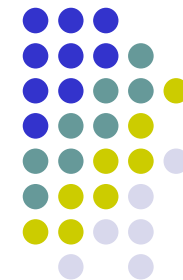
Memoria di lavoro

Interfaccia
Periferica P₁

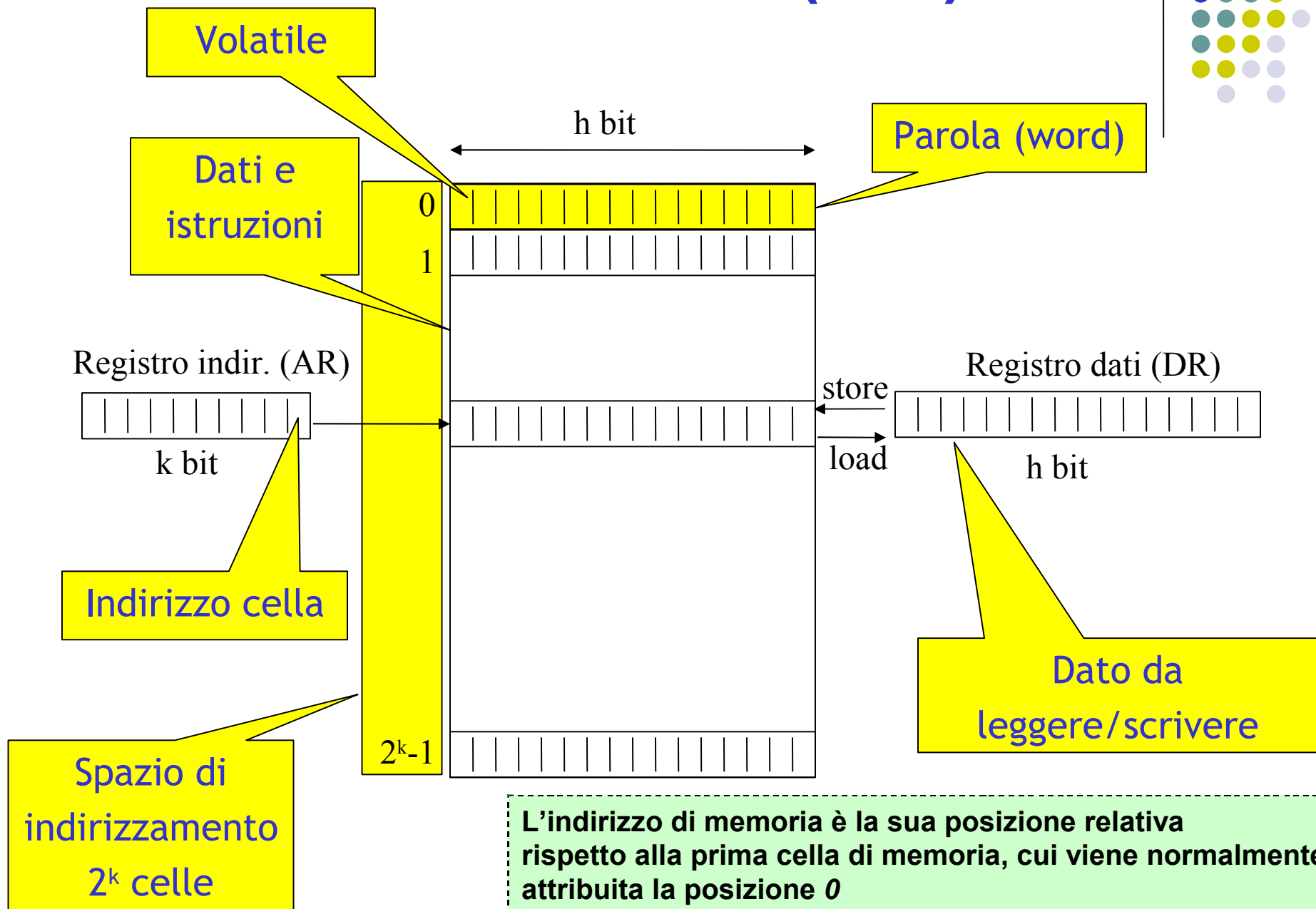
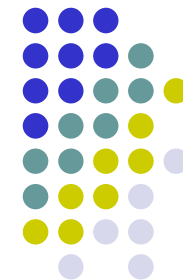
Interfaccia
Periferica P₂

Memoria di massa,
stampante, terminale...

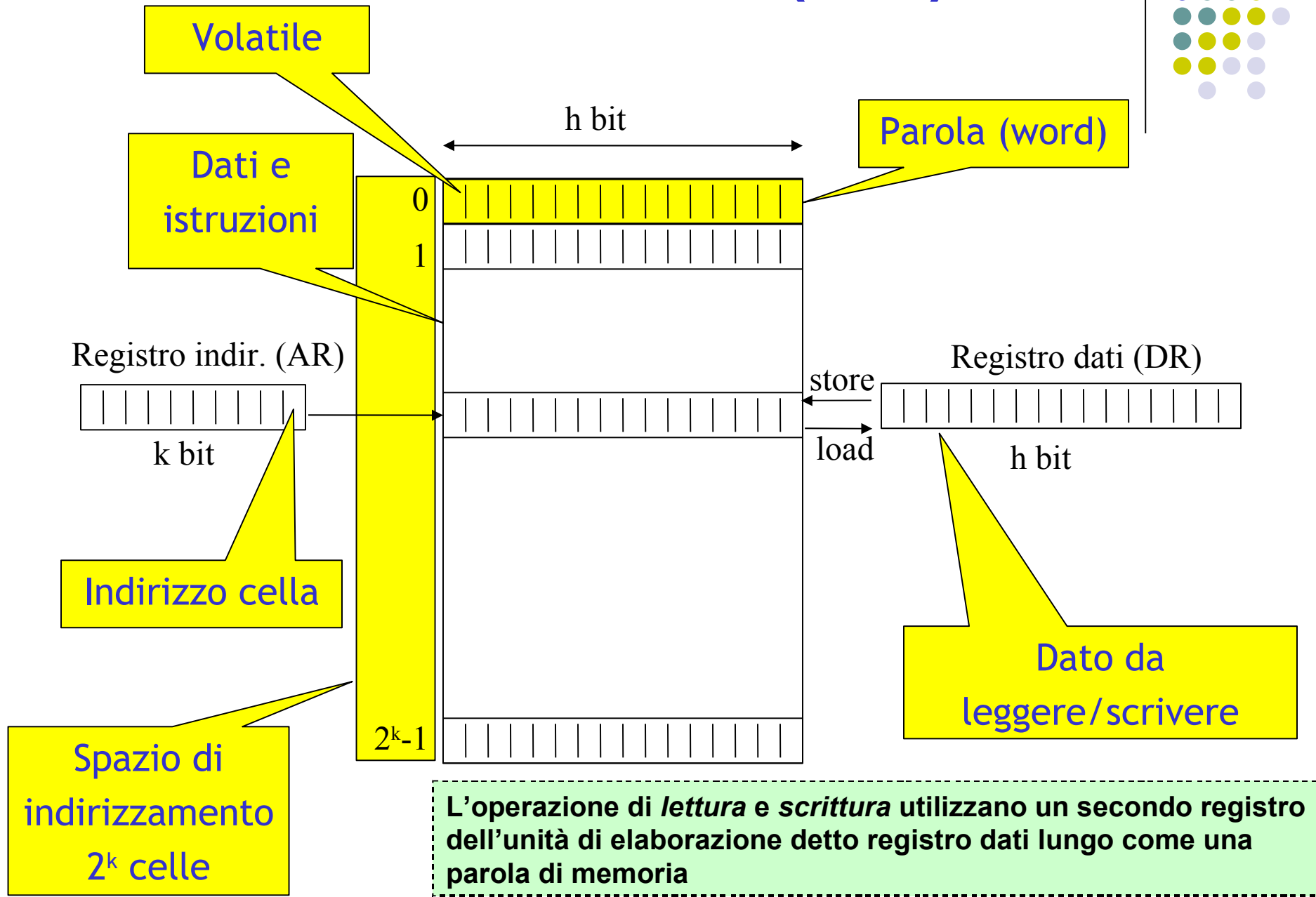
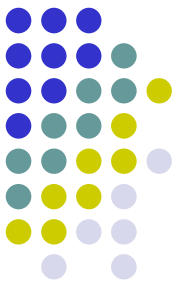
La memoria centrale (MM)

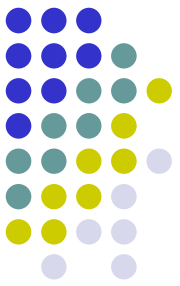


La memoria centrale (MM)



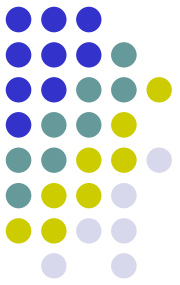
La memoria centrale (MM)





L'unità di elaborazione (CPU)

- L'unità di controllo ha il compito di *coordinare* l'intero sistema: *interpretando* le istruzioni del programma in esecuzione essa ne controlla *l'esecuzione* nella giusta sequenza
- Sotto la sua direzione le informazioni vengono *trasferite* o *elaborate* tramite la ALU internamente alla CPU, lette e scritte in memoria, scambiate con il mondo esterno



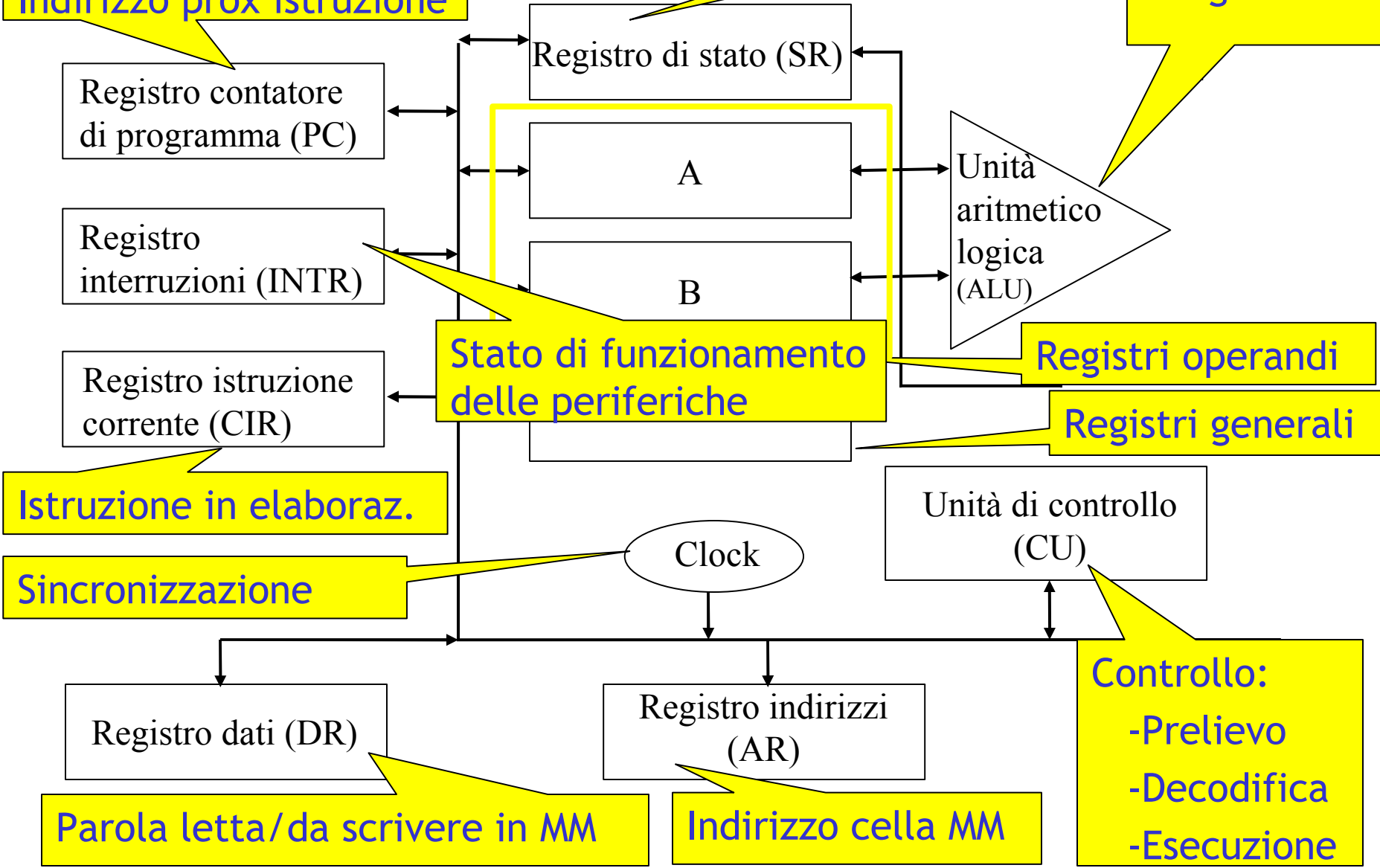
- Al suo interno è composta da:
 - **C.U.** (Unità di Controllo) : è responsabile del prelievo e della decodifica delle istruzioni nonché dell'invio dei segnali di controllo che provocano i trasferimenti o le elaborazioni necessarie per l'esecuzione dell'istruzione decodificata
 - **A.L.U.** (Unità Logico-Aritmetica): svolge le operazioni logiche ed aritmetiche eventualmente richieste per l'esecuzione delle istruzioni
 - **CLOCK:**
 - scandisce gli intervalli di tempo in cui agiscono in modo sincrono i dispositivi interni alla C.P.U.
 - determina la velocità della C.P.U., espressa come frequenza o numero di intervalli scanditi nell'unità di tempo (es., 512MHz, 1GHz, ...)

L'unità di elaborazione (CPU)

Indirizzo prox istruzione

Stato CPU
Flag: C, Z, S, O

Operazioni
aritmetiche
e logiche



Registro contatore di programma (PC)

Registro istruzioni (INTR)

Registro istruzione corrente (CIR)

Registro di stato (SR)

A

B

Unità aritmetico logica (ALU)

Stato di funzionamento delle periferiche

Registri operandi

Registri generali

Unità di controllo (CU)

Clock

Istruzione in elaboraz.

Sincronizzazione

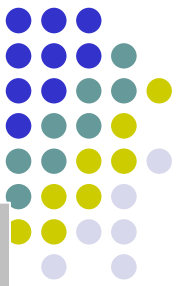
Registro dati (DR)

Parola letta/da scrivere in MM

Registro indirizzi (AR)

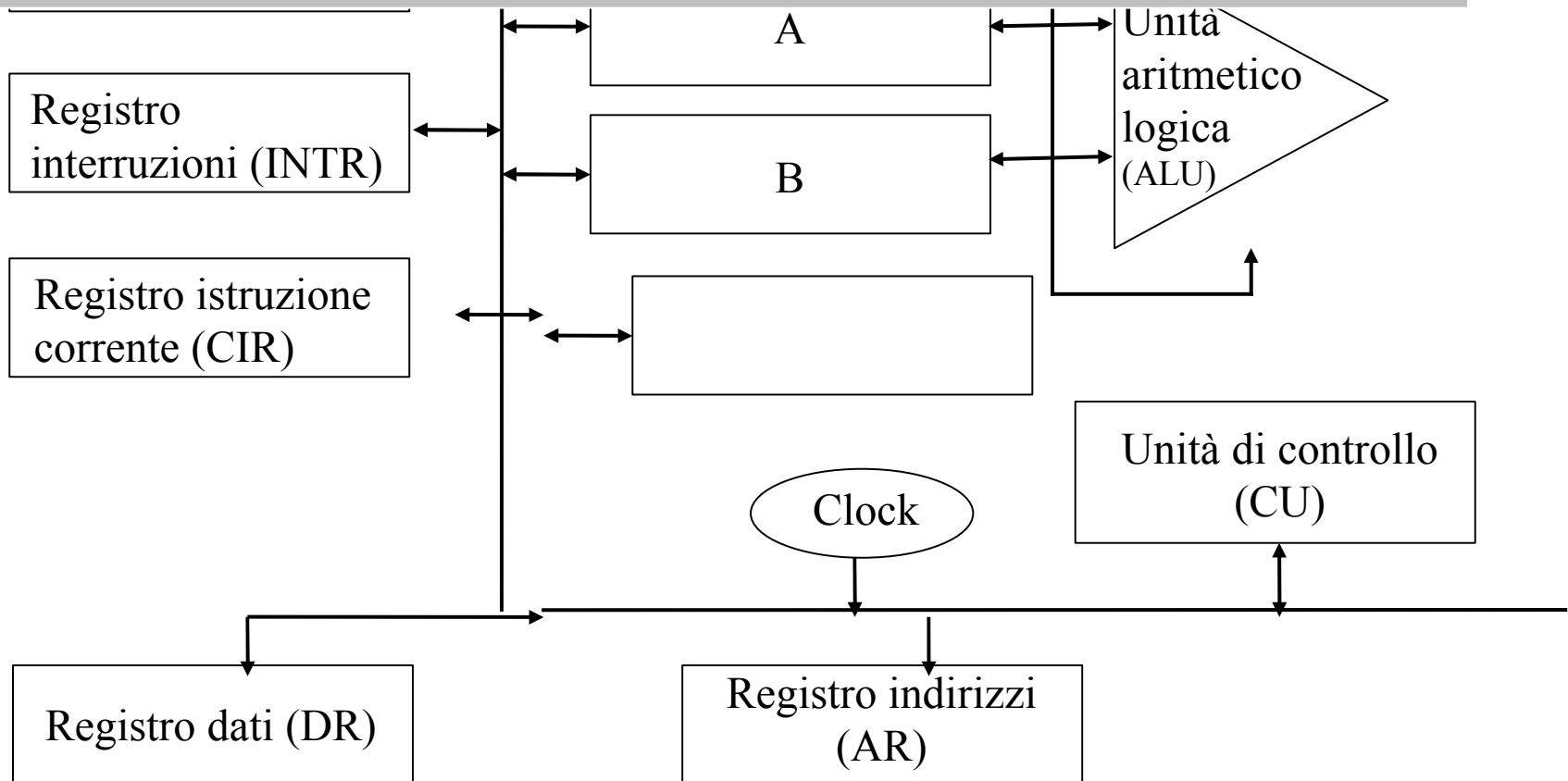
Indirizzo cella MM

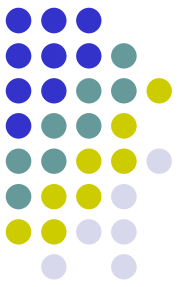
Controllo:
-Prelievo
-Decodifica
-Esecuzione



L'unità di elaborazione (CPU)

L'unità di controllo ha il compito di coordinare l'intero sistema: interpretando le istruzioni del programma in esecuzione essa ne controlla l'esecuzione nella giusta sequenza. Sotto la sua direzione le informazioni vengono trasferite o elaborate tramite la ALU internamente alla CPU, lette e scritte in memoria, scambiate con il mondo esterno.

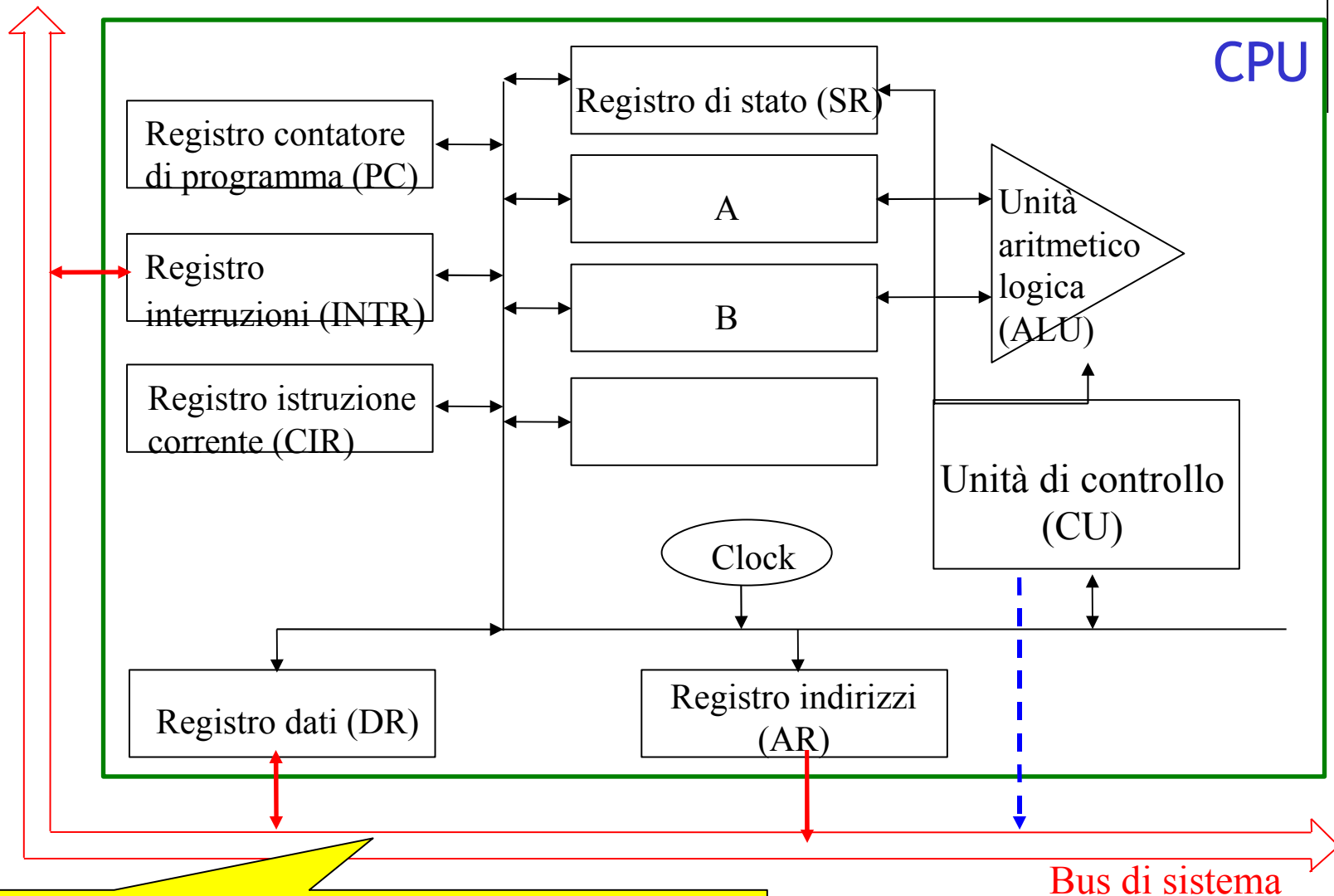
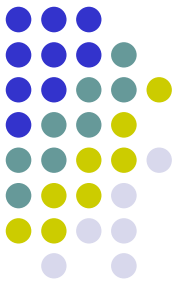




Il bus di sistema

- Costituito da un insieme di connessioni elementari lungo le quali viene trasferita l'informazione
- Consente la comunicazione tra le varie componenti
- In ogni istante di tempo, il bus è dedicato a collegare due unità funzionali (una trasmette, l'altra riceve)
- Le possibili interconnessioni sono tra l'unità di elaborazione e la memoria, oppure tra l'unità di elaborazione e l'interfaccia di una specifica periferica
- E' in genere sotto il controllo dell'unità di elaborazione, che seleziona l'interconnessione da attivare e indica l'operazione da compiere
 - In tal caso l'unità di elaborazione esercita il ruolo di **master**
 - Le altre unità funzionali assumono il ruolo di **slave**

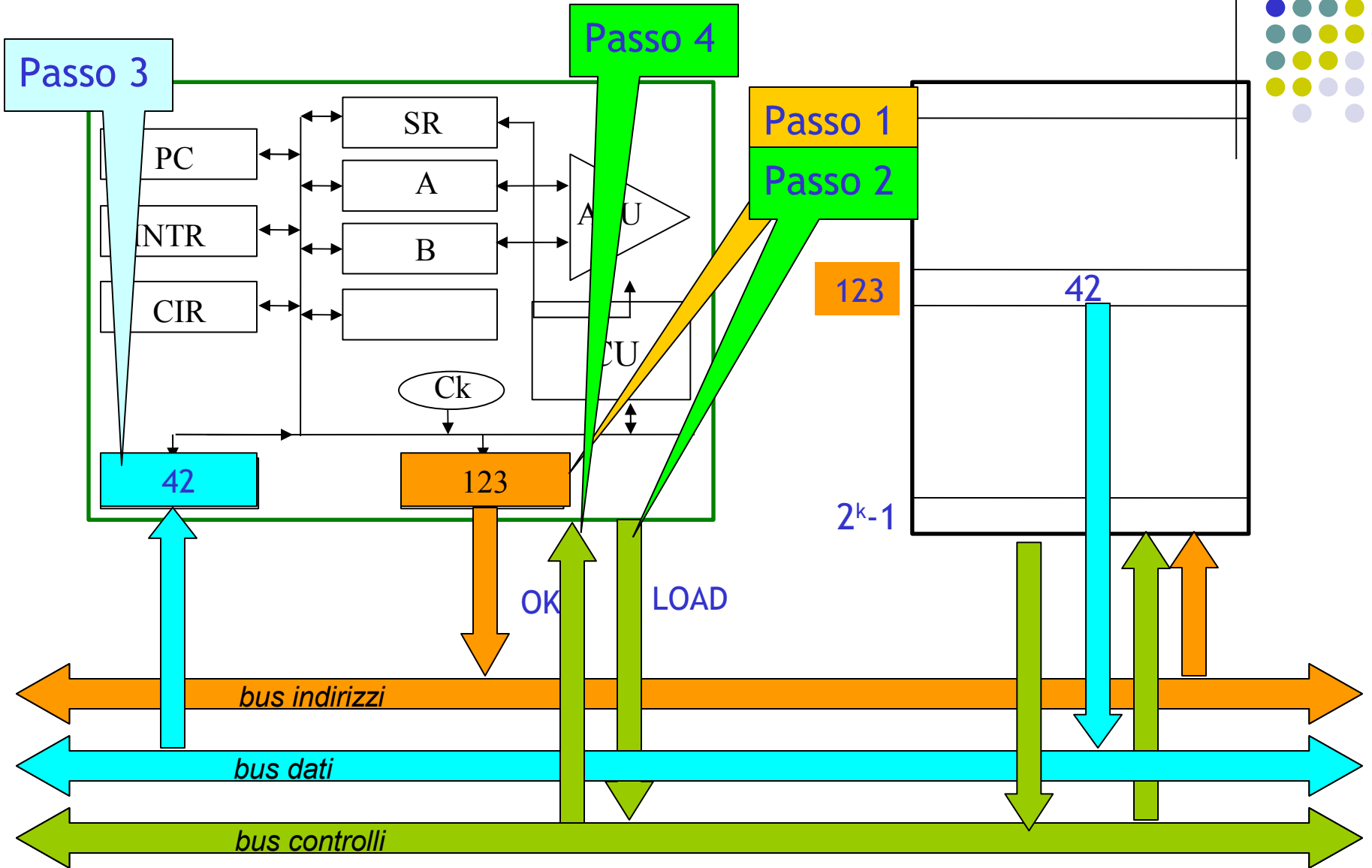
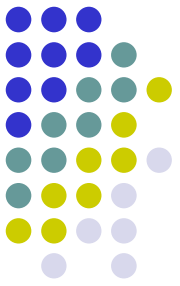
Il bus di sistema



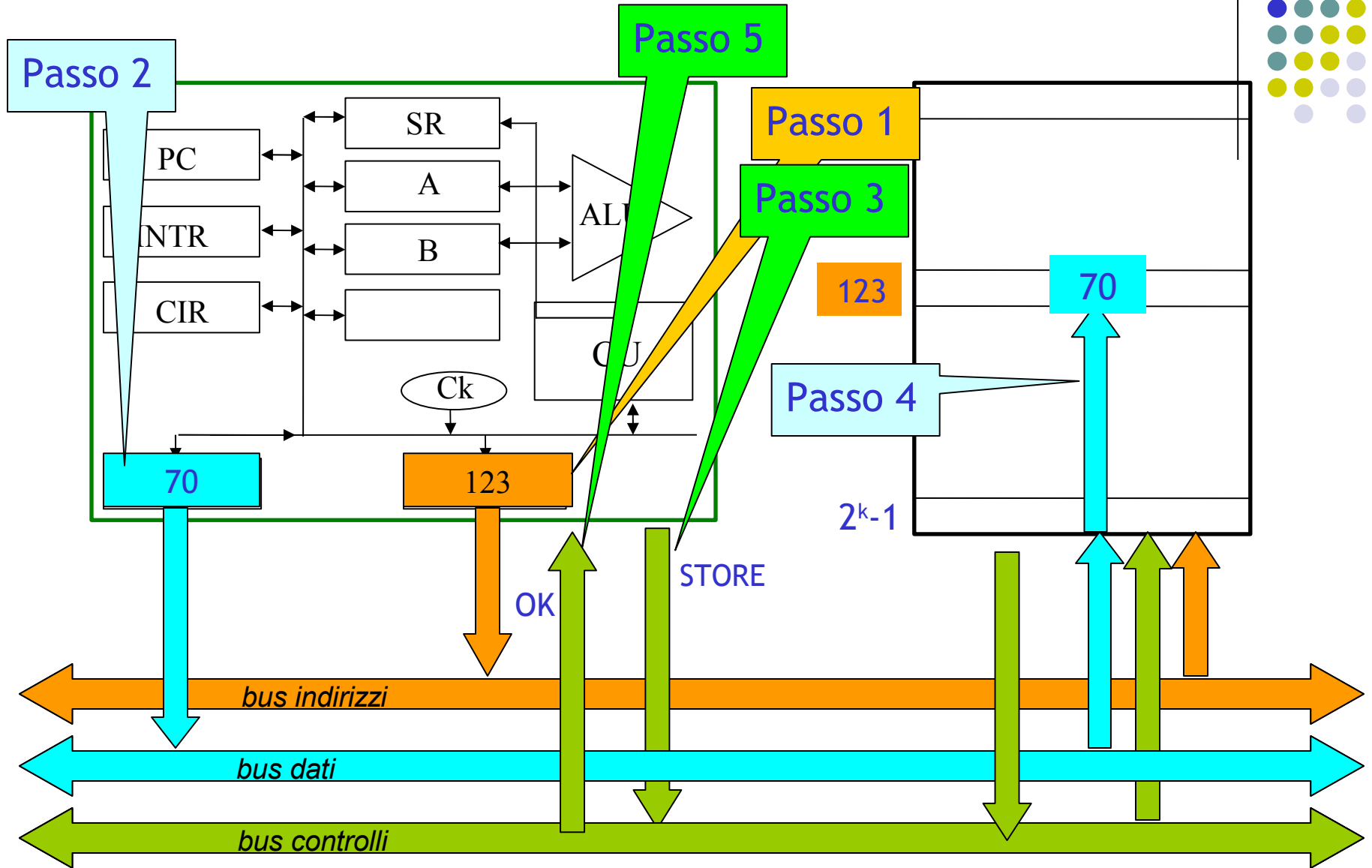
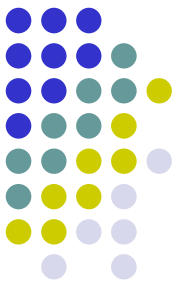
Bus dati, Bus indirizzi, Bus controlli

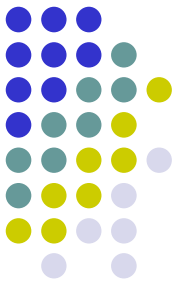
Bus di sistema

Sequenza di lettura in MM (load)



Sequenza di scrittura in MM (store)

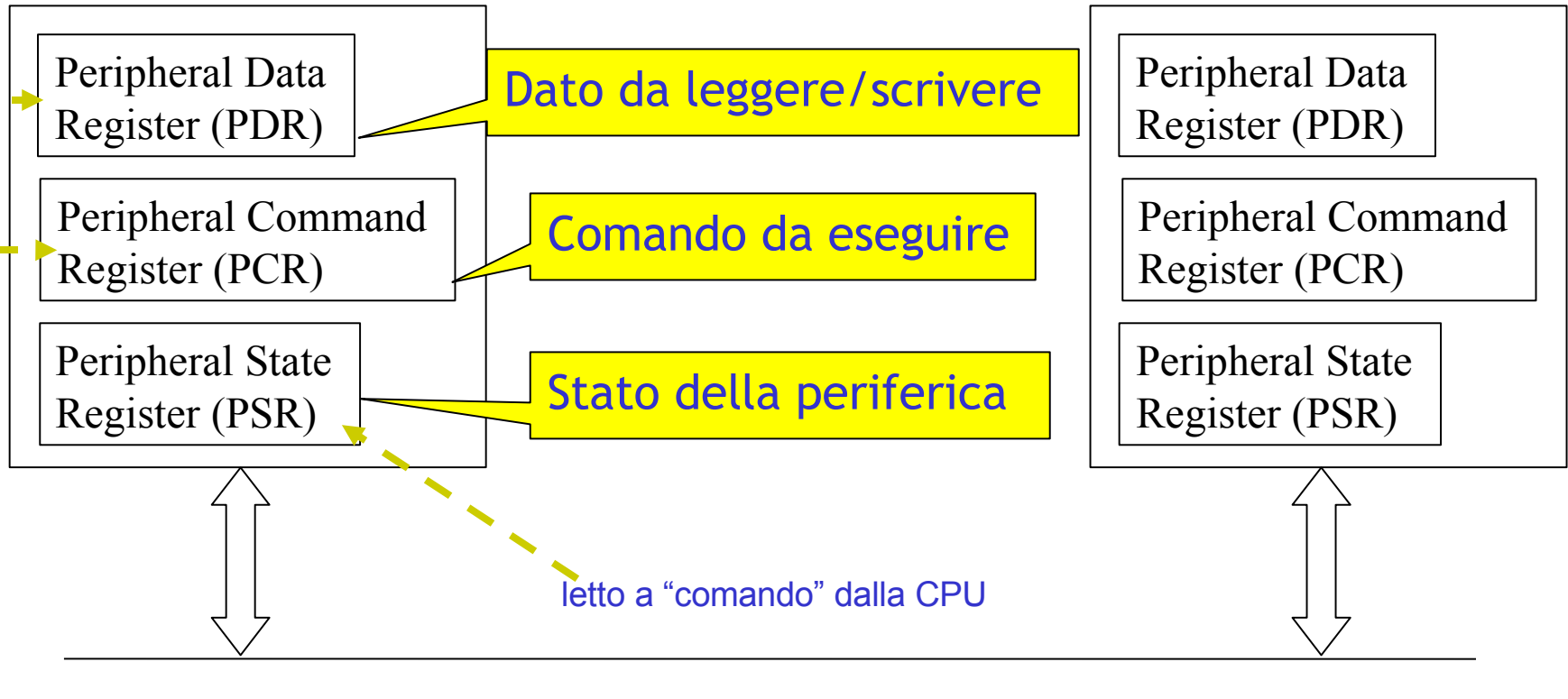




Le interfacce delle periferiche

Interfaccia periferica 1

Interfaccia periferica 2



- Collegato al bus di controllo

- Collegato al bus dati

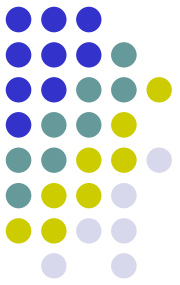
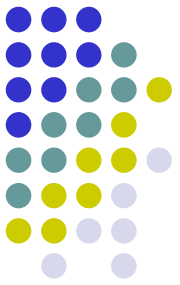


Tabella o elenco delle istruzioni

lettura in memoria	LOADA	0000
	LOADB	0001
scrittura in memoria	STOREA	0010
	STOREB	0011
lettura dalla periferica	READ	0100
scrittura sulla periferica	WRITE	0101
operazioni aritmetiche	ADD	0110
	DIF	0111
	MUL	1000
	DIV	1001
salto a branch	JUMP	1010
	JUMPZ	1011
nessuna operazione	NOP	1100
terminazione	HALT	1101

Dato che il linguaggio comprende 14 istruzioni diverse, per il codice operativo sono necessari $m \geq 4$ bit

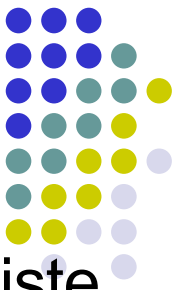


Per completare il dimensionamento della macchina hardware fissiamo $s=h=16$, in modo che la lunghezza delle parole di memoria (word) sia un multiplo di 8

Quanto è grande la memoria centrale?

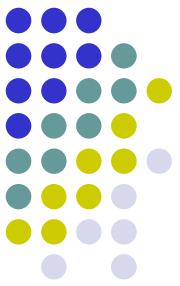
La dimensione è di $h2^k=2^42^{12}=64\text{Kbit}$, o analogamente $h2^k/2^3=2^42^{12}/2^3=8\text{Kbyte}$

L'esecuzione delle istruzioni



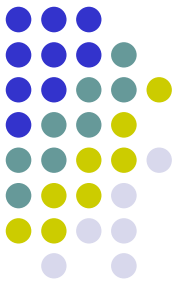
- Il normale funzionamento dell'elaboratore consiste nell'esecuzione in sequenza delle istruzioni dei programmi in linguaggio macchina
- L'esecuzione di una singola istruzione, prevede due fasi fondamentali:
 - **Fase di Fetch**: acquisizione dell'istruzione da eseguire dalla memoria centrale
 - **Fase di Execute**: interpretazione ed esecuzione dell'istruzione stessa
- Ogni fase prevede l'esecuzione di alcune micro-istruzioni
- **Micro-istruzione**: operazione elementare che consiste nel trasferimento di dati tra registri o tra registri e la memoria centrale e in operazioni aritmetico-logiche
- Tutte le istruzioni hanno una fase di fetch identica e si distinguono solo per la fase di execute

Micro-istruzioni fase di fetch



- Il contenuto del registro *PC* viene trasferito nel registro *AR*
- Il contenuto della cella di memoria il cui indirizzo è contenuto in *AR* viene trasferito in *DR*
- Il contenuto di *DR* viene trasferito in *CIR*
- Il valore di *PC* viene incrementato di uno per predisporre la fase di fetch della prossima istruzione. Infatti, così facendo il registro *PC* contiene l'indirizzo della successiva istruzione da eseguire, che si trova nella locazione seguente rispetto a quella corrente, ossia attualmente caricata in *CIR*.

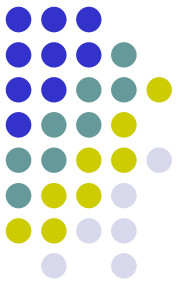
Fase di fetch



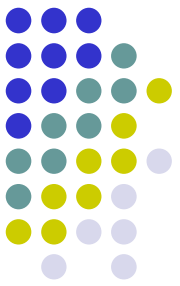
In sintesi, la fase di fetch viene realizzata dalle seguenti quattro micro-istruzioni riportate in una forma più semplice e compatta:

- $PC \rightarrow AR$
 - $MEM[AR] \rightarrow DR$
 - $DR \rightarrow CIR$
 - $PC+1 \rightarrow PC$
-
- Questa notazione implica un trasferimento dati dall'elemento a sinistra della freccia verso l'elemento di destra.
 - $MEM[AR]$ indica il contenuto della locazione di memoria il cui indirizzo è specificato in AR

L'istruzione *read*



- *read ind*: acquisisce un valore dalla periferica di input (ad es. una tastiera) e lo inserisce nella cella di memoria di indirizzo *ind*
- Viene eseguita dalle seguenti micro-istruzioni:
 - Il contenuto del registro PDR dell'interfaccia della periferica viene trasferito tramite il bus in DR
 - L'operando in OP(CIR) viene trasferito in AR
 - Viene eseguita una scrittura in memoria centrale, ossia il contenuto di DR viene memorizzato nella cella di memoria il cui indirizzo è specificato in AR, ossia in MEM[AR]

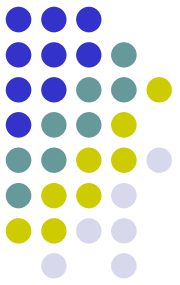


In sintesi, viene eseguita dalle seguenti tre micro-istruzioni :

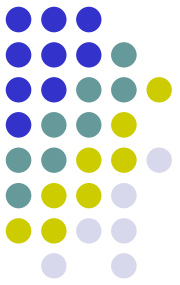
- $PDR \rightarrow DR$
- $OP(CIR) \rightarrow AR$
- $DR \rightarrow MEM[AR]$

N.B. Per poter effettuare l'operazione, il registro PDR deve contenere il dato letto dalla periferica; questa condizione può essere verificata utilizzando il registro di stato PSR della periferica o tramite il registro RINT dell'unità centrale

L'istruzione *write*



- *Write ind*: stampa il contenuto della cella di memoria di indirizzo *ind* sulla periferica di output
- Viene eseguita dalle seguenti micro-istruzioni:
 - Il contenuto in OP(CIR) viene trasferito in AR
 - Il contenuto della cella il cui indirizzo è specificato da AR viene trasferito in DR
 - Il contenuto di DR viene trasferito tramite il bus nel registro PDR presente nell'interfaccia della periferica

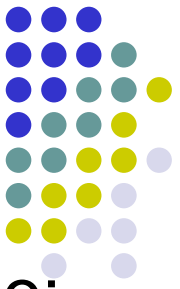


In sintesi, viene eseguita dalle seguenti tre micro-istruzioni:

- $OP(CIR) \rightarrow AR$
- $MEM[AR] \rightarrow DR$
- $DR \rightarrow PDR$

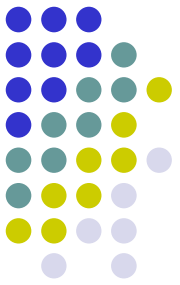
N.B. Per poter effettuare l'operazione, la periferica di output deve essere pronta a ricevere il dato da stampare nel registro PDR; come per la read, questa condizione può essere verificata sfruttando il registro di stato PSR della periferica o tramite il registro RINT dell'unità centrale

Le istruzioni aritmetiche



- Le operazioni numeriche effettuate dalla ALU sono:
 - *add* - somma
 - *dif* - differenza
 - *mul* - moltiplicazione
 - *div* - divisione
- L'effetto di ciascuna è quello di effettuare l'operazione corrispondente prendendo come operandi i contenuti dei registri A e B, e di memorizzare quindi il risultato nel registro A, ricoprendo il valore precedente
- L'unica eccezione si ha nel caso di divisione, in cui il quoziente viene memorizzato in A ed il resto in B

Esempio: somma di due interi



LOADA 16

(carico il registro A con il contenuto della cella 16)

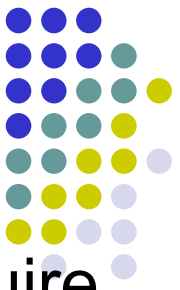
LOADB 17

(carico il registro B con il contenuto della cella 17)

ADD

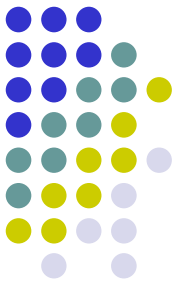
(faccio la somma, il risultato viene messo nel registro A)

Le istruzioni di salto (*jump*)

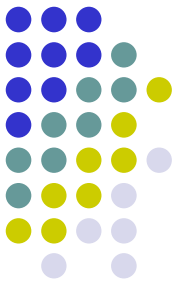


- Le *istruzioni di salto* consentono di far proseguire l'esecuzione non dall'istruzione contenuta nella cella di memoria successiva, bensì da quella il cui indirizzo corrispondente è specificato dall'operando
- Possono essere fondamentalmente di due tipi:
 - Salto incondizionato - *jump ind*: fa proseguire l'esecuzione del programma dall'istruzione contenuta nella locazione di memoria di indirizzo *ind*
 - Salto condizionato - *jumpz ind*: fa avvenire il salto del programma all'indirizzo *ind* solo se il contenuto del registro A è nullo

L'istruzione *jump* (salto incondizionato)



- *jump ind*: fa proseguire l'esecuzione del programma dall'istruzione contenuta nella locazione di memoria di indirizzo *ind*
- Viene eseguita dalla sola micro-istruzione
 - $OP(CIR) \rightarrow PC$
- Essa ha l'effetto di predisporre la fase di fetch seguente in modo che prelevi l'istruzione da eseguire dall'indirizzo specificato nell'operando



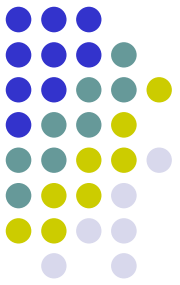
Esempio

```
100 LOADA 16  
101 LOADB 17  
102 ADD  
103 JUMP 100
```

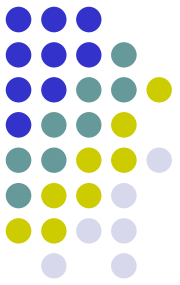
A red dashed arrow starts from the right side of the 'JUMP 100' instruction and points left towards the 'LOADA 16' instruction, indicating a jump to that address.

JUMP100 fa tornare ad eseguire l'istruzione nell'indirizzo 100

L'istruzione *jumpz* (salto condizionato)



- *jumpz ind*: fa proseguire l'esecuzione del programma dall'istruzione contenuta nella locazione di memoria di indirizzo *ind* solo se il contenuto del registro *A* è nullo
- Viene eseguita dalla sola micro-istruzione
 - If $A=0$ $OP(CIR) \rightarrow PC$



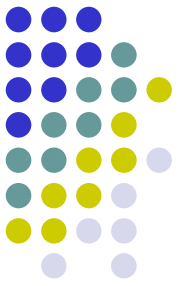
Esempio

```
100 LOADA 16  
101 LOADB 17  
102 ADD  
103 JUMPZ 100 - - -
```

← - - -
- - -
If A=0
- - -

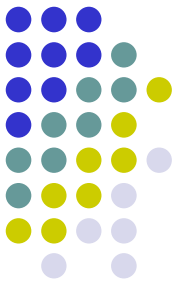
JUMPZ 100 fa tornare ad eseguire l'istruzione nell'indirizzo 100 solo se il valore di A dopo l'esecuzione dell'istruzione ADD è uguale a 0

Le istruzioni di pausa e arresto



- *nop*: ha la fase di execute vuota, ossia ha l'effetto di far passare la fase senza che venga effettuata alcuna operazione; in pratica viene utilizzata per introdurre temporizzazioni o ritardi, ad esempio per una visualizzazione animata dell'output
- *halt*: è l'istruzione di arresto ed ha come effetto la terminazione dell'esecuzione del programma

Esempio: prodotto di interi

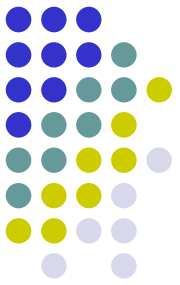


Questo semplice programma riportato in un linguaggio simbolico acquisisce due numeri interi dal terminale e stampa sul video il valore del loro prodotto.

Le istruzioni del programma occupano le prime 8 celle di memoria.

Le celle 8, 9 e 10 sono predisposte per contenere dati di tipo intero

0	READ	8
1	READ	9
2	LOADA	8
3	LOADB	9
4	MUL	
5	STOREA	10
6	WRITE	10
7	HALT	
8	INT	
9	INT	
10	INT	

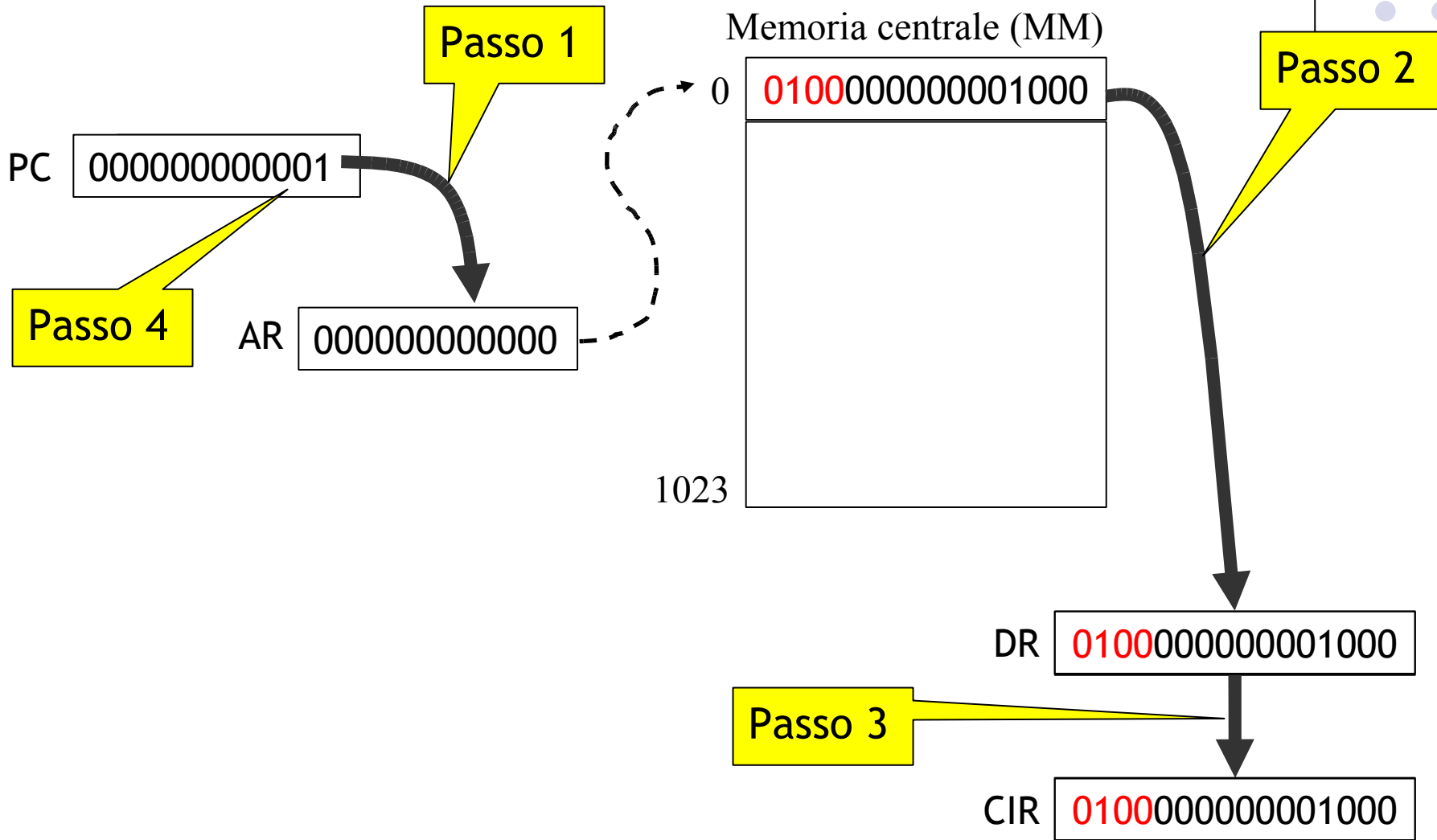
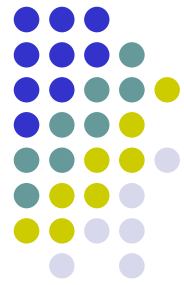


- Nella forma definitiva, le istruzioni devono comunque essere espresse in formato binario:

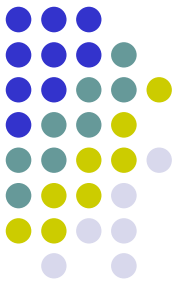
Numero cella di memoria	Contenuto della cella di memoria
0	0100 000000001000
1	0100 000000001001
2	0000 000000001000
3	0001 000000001001
4	1000 000000000000
5	0010 000000001010
6	0101 000000001010
7	1101 000000000000
8	...
9	...
10	...

- Leggere, comprendere, correggere e modificare il significato di un programma presenta non poche difficoltà...

Fase di fetch 1^a istruzione



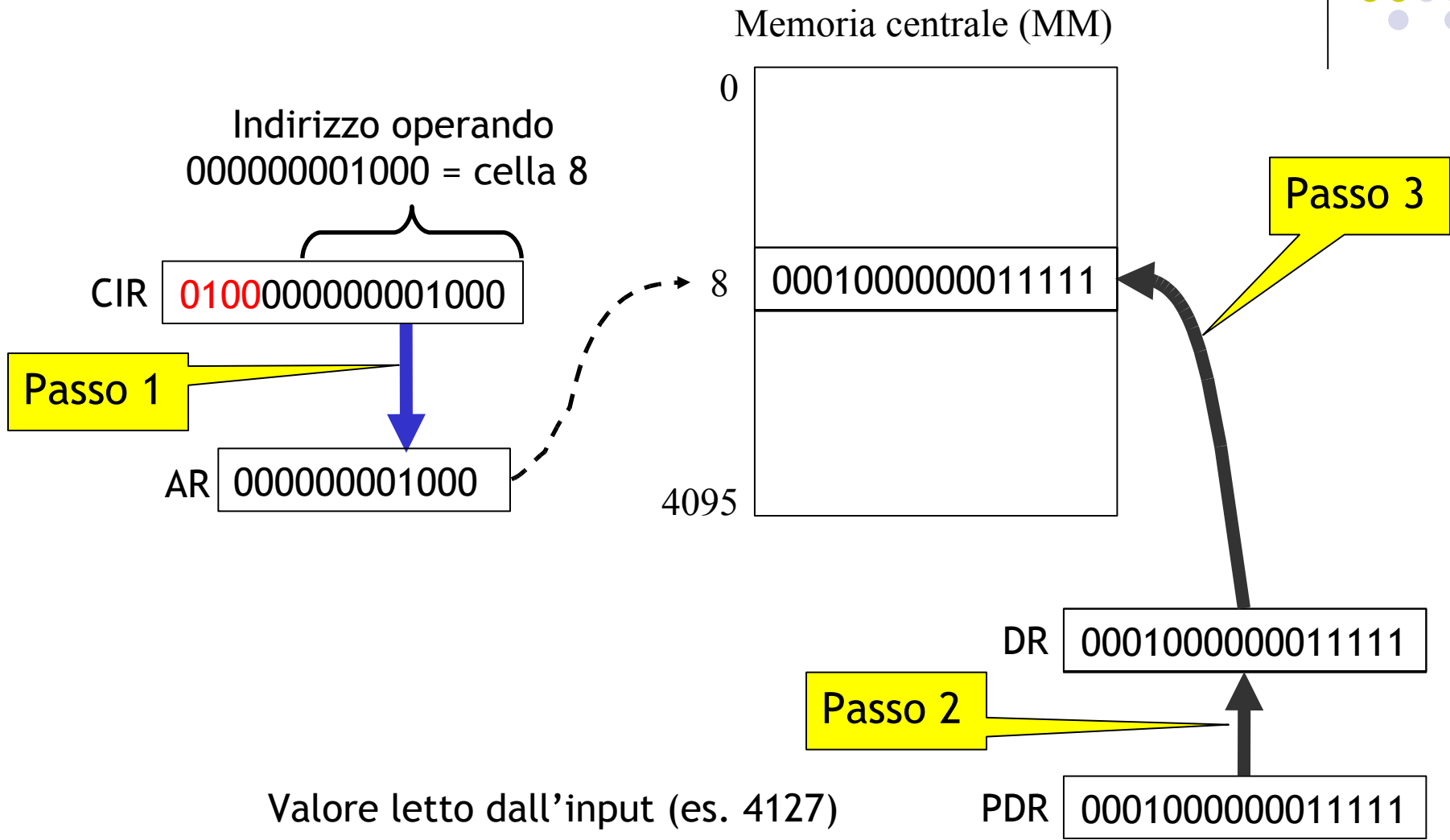
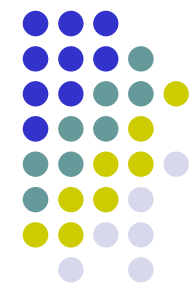
Fase di interpretazione 1^a istruzione



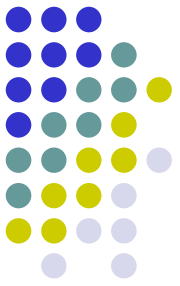
CIR 0100000000001000

Codice operativo **0100** = read, ossia leggi da input

Fase di esecuzione 1^a istruzione

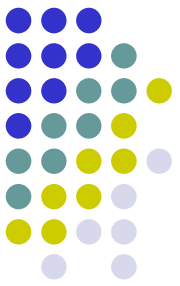


Svantaggi del linguaggio macchina

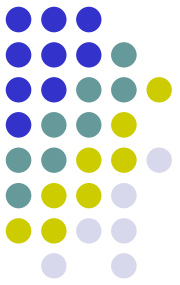


- I programmi in binario sono difficili da scrivere, capire e modificare
- Il programmatore deve occuparsi di gestire la RAM: difficile ed inefficiente

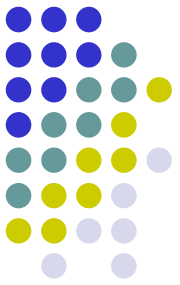
Il linguaggio assembleatore



- Per evitare questo problema sono stati inventati linguaggi a più *alto livello*
- Il programmatore potrà quindi concentrarsi sulla stesura di programmi comprensibili, poiché scritti in un linguaggio più simbolico e vicino al suo modo di esprimersi
- La traduzione inversa, da un programma scritto in un linguaggio simbolico o sorgente all'equivalente in linguaggio macchina è un procedimento meccanico e può essere delegato ad un altro programma, scritto in linguaggio macchina (assembleatore, compilatore, interprete,)
- Tanto maggiore è l'astrazione, ossia la distanza dal linguaggio macchina, tanto maggiore sarà la complessità del programma che provvederà a tradurre il programma sorgente nel linguaggio macchina.



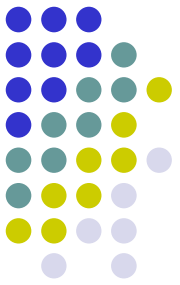
- Il primo passo di astrazione di permette di ottenere un linguaggio che si avvicina al linguaggio macchina e non aggiunge potenza descrittiva
- Questo linguaggio è chiamato *Assembler* e in generale ha le seguenti caratteristiche
 - Le istruzioni corrispondono in maniera biunivoca alle istruzioni di un linguaggio macchina
 - Vengono utilizzati nomi simbolici per codificare le istruzioni



Più precisamente si utilizzano **nomi simbolici** per:

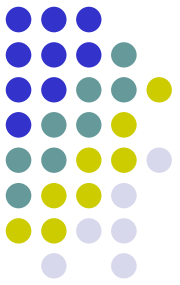
- I codici operativi, dando luogo ai cosiddetti codici mnemonici (loada, storea, read, ...)
- Indirizzi di memoria, dando luogo a
 - **Etichette**, per celle di memoria contenenti istruzioni
 - **Variabili**, per celle di memoria contenenti dati
- Chiaramente tutti i nomi simbolici (codici mnemonici, etichette e variabili) devono essere distinti
- Il programma che effettua la traduzione da linguaggio assembler a linguaggio macchina si chiama **Assemblatore**

Esempio: prodotto di interi



I nomi simbolici
X e Y corrispondono
a due variabili contenenti
numeri interi

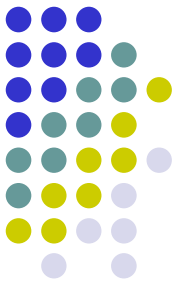
	READ	X
	READ	Y
	LOADA	X
	LOADB	Y
	MUL	
	STOREA	Z
	WRITE	Z
	HALT	
X	INT	
Y	INT	
Z	INT	



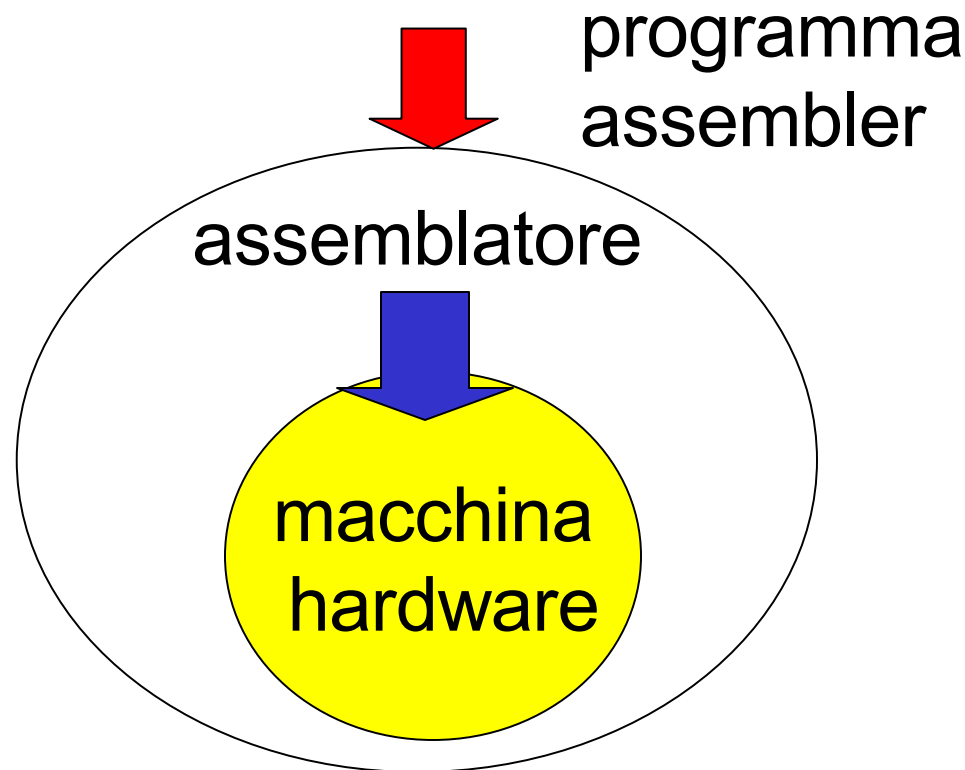
Quindi:

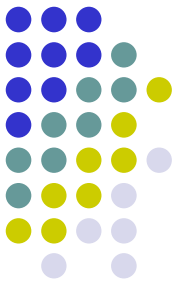
- **codici mnemonici** per le operazioni
- **nomi mnemonici** (identificatori) al posto degli indirizzi RAM per i dati (e indirizzi RAM delle istruzioni usate nei salti)
- **avanzate**: tipi dei dati **INT** e **FLOAT**

La CPU non “capisce” l’assembler



Il programma assembler deve essere tradotto
in un programma macchina

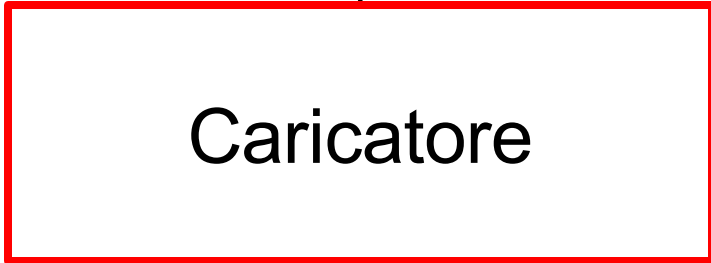




Programma in assembler



Programma in linguaggio
macchina (senza indirizzi)



Programma in linguaggio
macchina con indirizzi



RAM

